

УДК 004.386.144:004.387; 519.6:001.891.57

П. А. Ушаков, доктор технических наук, профессор;
 А. В. Шадрин, магистрант
 Ижевский государственный технический университет
 имени М. Т. Калашникова

СХЕМОТЕХНИЧЕСКОЕ МОДЕЛИРОВАНИЕ АНАЛОГОВОГО ПРОЦЕССОРА ДЛЯ РЕШЕНИЯ ДИФФЕРЕНЦИАЛЬНЫХ УРАВНЕНИЙ ДРОБНОГО ПОРЯДКА

В настоящее время имеются предпосылки для создания гибридных ЭВМ, в которых может быть использован универсальный аналоговый процессор, позволяющий решать дифференциальные уравнения произвольного дробного порядка в режиме реального времени. Предложена вычислительная схема такого процессора, реализованная в виде схемотехнической модели в программе OrCAD. Результат решения дифференциального уравнения дробного порядка с помощью разработанной модели полностью совпал с результатом решения этого уравнения методом Грюнвальда – Летникова.

Ключевые слова: гибридная вычислительная машина, дифференциальные уравнения дробного порядка, аналоговый процессор, интегратор дробного порядка, дифференциатор дробного порядка

На эволюционном дереве компьютеров и по сей день жива аналоговая ветка, плодами которой являются аналоговые вычислительные машины – АВМ.

Эти компьютеры идеально приспособлены для осуществления автоматического контроля над производственными процессами, потому что они моментально реагируют на различные изменения во входных данных. АВМ широко используются и в научных исследованиях. Например, в таких науках, в которых недорогие электрические устройства способны имитировать изучаемые ситуации.

Электронные АВМ без проблем реализуют задачи, требующие решения дифференциальных уравнений, интегрирования или дифференцирования. Для каждой из этих операций применяются специализированные схемы и узлы, обычно с применением операционных усилителей.

Возможность применения аналоговых вычислений в настоящее время связывают с гибридными ЭВМ (ГВМ), в которых вычислительные задачи распределяются между аналоговым и цифровым блоками компьютера [1]. Такое решение позволяет наряду с аналоговыми вычислениями реализовать аналого-цифровое моделирование, конечно-разностное цифровое моделирование и цифровой вычислительный процесс на основе неалгоритмического потокового программирования, в ходе которого решение задачи организуется путем структурной перестройки процессора специального типа, именуемого ПАИС (программируемые аналоговые интегральные схемы). В ПАИС в корпусе обычной интегральной микросхемы реализованы микроминиатюрные операционные блоки на основе традиционных для аналогового компьютера операционных усилителей и наборы резисторов и конденсаторов.

С помощью ГВМ эффективно решаются такие задачи, как моделирование в реальном масштабе времени автоматических систем управления, содержащих как аналоговые, так и цифровые устройства; воспроизведение в реальном масштабе времени процессов, содержащих высокочастотные составляющие и переменные, изменяющиеся в широком амплитудном и частотном диапазоне; статистическое модели-

рование; моделирование биологических систем; решение уравнений в частных производных; оптимизация систем управления.

Появление в 1975 г. фрактальной геометрии Бенуа Мандельброта (Benoit B. Mandelbrot) вызвало интенсивное развитие дробного исчисления, которое является более общим случаем классического интегрального и дифференциального исчисления. И сразу же выяснилось, что большинство процессов живой и неживой природы более адекватно и точно описываются именно дифференциальными уравнениями дробного порядка.

Анализ динамических систем, описываемых дифференциальными уравнениями дробного порядка, с помощью ГВМ существенно бы расширил возможности этих устройств.

В настоящее время уже созданы и исследованы физические прототипы устройств интегрирования и дифференцирования дробного порядка на основе операционных усилителей и так называемых фрактальных элементов [2]. Фрактальные элементы представляют собой двухполюсники, связь между током и напряжением в которых описывается дифференциальным уравнением дробного порядка вида:

$$i_F = F \frac{d^\gamma u_F}{dt^\gamma}, \quad (1)$$

где F – константа, физический смысл которой зависит от типа фрактального элемента; $\gamma = n + \nu$, $0 < \nu < 1$, $n = 0, 1, 2, \dots$

Таким образом, существуют все предпосылки для появления в ближайшее время аналоговых процессоров для ГВМ нового класса, выполняющих операции дробного исчисления.

В данной работе предложена и промоделирована вычислительная схема аналогового процессора, реализованная в виде схемотехнической модели в программе OrCAD, для решения дифференциальных уравнений произвольного дробного порядка.

Динамическая система произвольного дробного порядка описывается дифференциальным уравнением вида [3]:

$$a_n D^{\alpha_n} [y(t)] + a_{n-1} D^{\alpha_{n-1}} [y(t)] + a_{n-2} D^{\alpha_{n-2}} [y(t)] \dots + a_0 D^{\alpha_0} [y(t)] = b_m D^{\beta_m} [u(t)] + b_{m-1} D^{\beta_{m-1}} [u(t)] + \dots + b_0 D^{\beta_0} [u(t)], \quad (2)$$

где $y(t)$ – функция выхода системы (функция состояния); $u(t)$ – функция входа системы (возбуждающее воздействие); D^γ – оператор интегрирования/дифференцирования порядка γ . При $\gamma < 0$ – интегрирование, при $\gamma > 0$ – дифференцирование; a_k ($k = 0, \dots, n$), b_k ($k = 0, \dots, m$) – вещественные коэффициенты при производных; α_k ($k = 0, \dots, n$), β_k ($k = 0, \dots, m$) – порядки производных.

Для удобства положим, что $\alpha_n > \alpha_{n-1} > \dots > \alpha_0$, $\beta_m > \beta_{m-1} > \dots > \beta_0$.

Для построения аналоговой схемы для решения уравнения вида (2) применим следующий алгоритм [4]:

1. Производную высшего порядка в уравнении (2) приравняем оставшейся части уравнения. Получим:

$$a_n D^{\alpha_n} [y(t)] = b_m D^{\beta_m} [u(t)] + b_{m-1} D^{\beta_{m-1}} [u(t)] + \dots + b_0 D^{\beta_0} [u(t)] - a_{n-1} D^{\alpha_{n-1}} [y(t)] - a_{n-2} D^{\alpha_{n-2}} [y(t)] \dots - a_0 D^{\alpha_0} [y(t)]; \quad (3)$$

2. Считая, что производная высшего порядка вычислена, выполним над ней интегрирование соответствующих дробных порядков столько раз, сколько необходимо для получения функции состояния $y(t)$.

3. Умножим каждую полученную производную на соответствующий множитель в соответствии с уравнением (3).

4. Для получения всех производных возбуждающей функции $u(t)$ выполним ее последовательное дифференцирование соответствующего дробного порядка заданное в (3) число раз.

5. Умножим каждую производную от $u(t)$ на соответствующий множитель в соответствии с уравнением (3).

6. Сложим все составляющие, полученные в пунктах 3 и 5.

Соответствующая этому алгоритму схема аналогового процессора представлена на рис. 1.

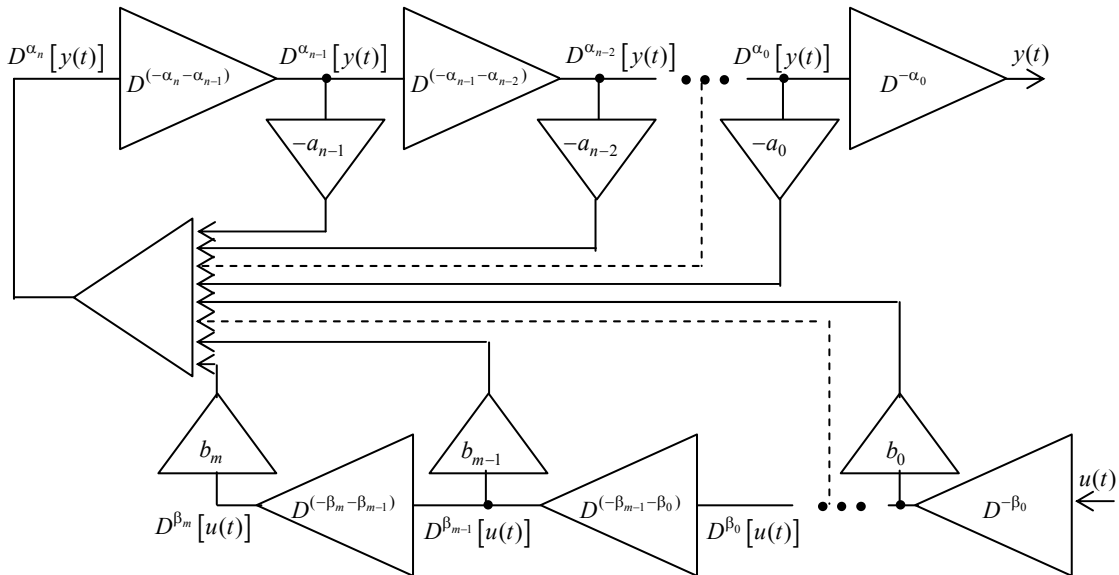


Рис. 1. Структурная схема аналогового процессора для решения дифференциальных уравнений дробного порядка

Для проверки работы схемы рассмотрим динамическую систему, описываемую следующим дифференциальным уравнением:

$$80 \cdot 10^{-6} \cdot D^{1.2} [y(t)] + 260 \cdot 10^{-6} \cdot D^{0.1} [y(t)] = 10^{-12} \cdot D^{2.2} [u(t)] + 10^{-8} \cdot D^{0.8} [u(t)], \quad (4)$$

где $u(t) = 40 \cdot e^{-100000t} \cdot \sin(2\pi \cdot 100000 \cdot t)$ – возбуждающая функция, график которой изображен на рис. 2, а.

Предварительно выполним решение уравнения (4) в программе Matlab, используя специальную m-функцию, реализующую численное решение дробного дифференциального уравнения методом Грюнвальда – Летникова [5]. Вид решения представлен на рис. 2, б.

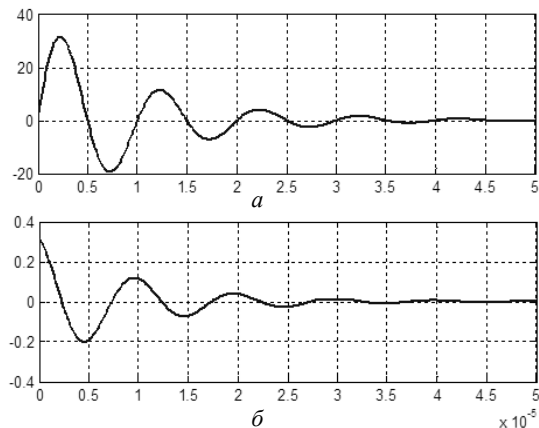


Рис. 2. Результаты решения дифференциального уравнения дробного порядка (4) в Matlab: а – входное воздействие $u(t)$; б – полученная реакция системы $y(t)$

Выполним схему предложенного аналогового процессора в соответствии с (4) в программе схемотехнического моделирования OrCAD. Для моделирования интеграторов и дифференциаторов дробного порядка были использованы модели фрактальных элементов. Полученные результаты представлены на рис. 3.

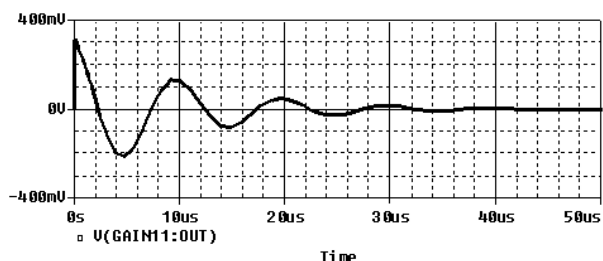


Рис. 3. Результаты работы аналогового процессора, смоделированного в программе OrCad в соответствии с (4)

Сравнивая результаты численного решения и схемотехнического моделирования, видим, что они полностью совпадают. Это говорит о том, что предложенный алгоритм действительно позволяет создавать аналоговые процессоры, способные решать дифференциальные уравнения дробного порядка.

Так как алгоритм достаточно формализован, такие процессоры можно реализовать с помощью ПАИС (ФРАА), в которых реализованы интеграторы и дифференциаторы дробного порядка на основе

операционных усилителей и фрактальных элементов, выполненных по интегральной технологии.

Библиографические ссылки

1. Лебедеко Е. Аналоговые вычислители: жизнь до и во время эпохи Цифры // КомпьютерраOnline. – URL: <http://www.computerra.ru/vision/668463/> (дата обращения: 21.05.2013).
2. Генератор электрических колебаний на основе элементов с фрактальным импедансом / К. О. Максимов, А. А. Потапов, П. А. Ушаков и др. // Радиолокация и радиосвязь : V Всерос. науч.-техн. конф., 21–25 нояб. 2011 г., Москва : докл. – М. : Изд-во ИРЭ РАН, 2011. – С. 54–58.
3. Fractional Order Systems: Modeling and Control Applications / R. Caponetto, G. Dongola, L. Fortuna, I. Petráš // World Scientific Publishing Co. Pte. Ltd., 2010. 195 p. – URL: http://www.worldscientific.com/doi/pdf/10.1142/9789814304207_fmatter (дата обращения: 21.05.2013).
4. Левин Л. Методы решения технических задач с использованием аналоговых вычислительных машин. – М. : Мир, 1966. – 415 с.
5. Xue D., Chen Y. Solving Applied Mathematical Problems with MATLAB. – CRC Press, 2010. – 433 p. – URL: http://mniyazicankaya.files.wordpress.com/2013/02/ebooksclub-org_solving_applied_mathematical_problems_with_matlab-1.pdf (дата обращения: 21.05.2013).
6. Ушаков П. А. Методы анализа и синтеза многослойных неоднородных RC-элементов с распределенными параметрами и устройств на их основе : автореф. дис. ... д-ра техн. наук: 05.13.05. – Ижевск : Изд-во ИжГТУ, 2009. – 35 с. – URL: <http://vak.ed.gov.ru/common/img/uploaded/files/vak/announcements/techn/2009/09-02/UshakovPA.doc> (дата обращения: 21.05.2013).

P. A. Ushakov, DSc in Engineering, Professor, Kalashnikov Izhevsk State Technical University
A. V. Shadrin, Master's degree student, Kalashnikov Izhevsk State Technical University

Circuit simulation of analogue processor for solution of fractional order differential equations

At present there are prerequisites to create hybrid computers in which the universal analogue processor can be used, allowing to solve differential equations of any fractional order in real-time mode. The computing circuit of such a processor implemented as a circuitry model in program OrCAD is offered. The result of solving the fractional order differential equation by means of the designed model completely coincided with the result of solving this equation by Grunwald - Letnikov method.

Keywords: hybrid computer, fractional order differential equations, analogue processor, integrator of the fractional order, differentiator of the fractional order

Получено: 25.04.13

А. С. Шаура, кандидат технических наук, ассистент;
Ижевский государственный технический университет
имени М. Т. Калашникова
Д. С. Кочурова, инженер-программист
ОАО «Ижевский радиозавод»

РЕШЕНИЕ ЗАДАЧИ ТРАЕКТОРНОГО УПРАВЛЕНИЯ МОБИЛЬНЫМИ РОБОТАМИ С ПОМОЩЬЮ ПАРАЛЛЕЛЬНОГО ГЕНЕТИЧЕСКОГО АЛГОРИТМА

С использованием средств .NET Framework 4.0 реализован параллельный генетический алгоритм, с помощью которого решена задача оптимального управления движением мобильных устройств в вязкой жидкости по заданной траектории. В качестве мобильных устройств рассмотрены системы, обладающие возможностью самопродвижения в вязкой жидкости за счет возвратно-поступательных колебаний внутренней массы. Проведено исследование эффективности разработанного алгоритма в зависимости от размерности задачи и количества ядер процессора.

Ключевые слова: оптимальное управление движением, самопродвижение, генетический алгоритм, параллельные вычисления