

УДК 623.98: 681.31

DOI: 10.22213/2410-9304-2021-4-111-117

О возможностях вероятностной формы представления информации в вычислительных устройствах военного назначения

Н. Е. Сапожников, доктор технических наук, профессор, ЧВВМУ имени П. С. Нахимова, Севастополь, Россия

В. Г. Золотых, кандидат технических наук, ЧВВМУ имени П. С. Нахимова, Севастополь, Россия

А. С. Захаров, ЧВВМУ имени П. С. Нахимова, Севастополь, Россия

В настоящее время при цифровой обработке сигналов производятся значительные объемы вычислений с массивами большой разрядности, выполняемые в реальном масштабе времени.

В связи с необходимостью решения все более сложных задач к основным параметрам цифровых процессоров (быстродействию, надежности, энергопотреблению и др.), определяющим вычислительные возможности систем с цифровой обработкой сигналов, предъявляются постоянно растущие требования. В свою очередь, быстрое развитие микроэлектроники, ее успехи позволяют создавать все более высокопроизводительные вычислительные системы, что дает возможность решать все более сложные задачи, в том числе и в военной сфере.

Производство новейших средств информационной техники – технологическая задача, которую могут решить исключительно экономически развитые страны. Вывод отечественной микроэлектроники на актуальный мировой уровень требует значительных инвестиций. Поэтому изучение и исследование дискретных узлов и устройств имеет прямое практическое значение.

При разработке перспективных компьютеров следует применять новые технологические подходы: мини-мизация энергопотребления, поддержание модульности и большой вычислительной плотности в пределах одного узла, создание высокоскоростной передачи данных с наименьшими задержками, создание эффективной системы хранения, выбор наилучших типов памяти.

Одним из таких возможных подходов является использование непозиционной формы представления информации в вычислительных системах народного и военного назначения. Это дает ряд преимуществ, основными из которых являются: уменьшение (на порядки) аппаратного объема вычислительных устройств, повышение быстродействия вычислений, повышение помехозащищенности каналов связи.

Для использования вышеуказанного метода предлагается в состав устройства обработки информации включить вероятностное арифметическое устройство, выполняющее основные арифметические операции (сложения, умножения, возведения в степень, вычитания, деления), которые выполняются без применения дополнительных алгоритмов и механизмов, в отличие от «классического» цифрового представления двоичной информации, где все операции выполняются на основе операции сложения.

Ключевые слова: вероятностное представление, аппаратный объем, вычислительное устройство, вероятностный вычислитель.

Введение

В результате совершенствования вычислительных устройств появились компактные электронные вычислительные машины [1], которые стали широко использоваться для решения различных задач, в основном для проведения расчетов. Они нашли применение в научной сфере и промышленности. В середине XX века средства вычислительной техники (ВТ) стали использоваться в системах управления военного назначения (ВН) для обработки данных и управления.

Стремление к производству и применению средств автоматизации в операциях измерения, обработки данных и управления в вооруженных силах, а также их обслуживание вскрыло значительные научно-технические проблемы, для ре-

шения которых были сосредоточены громадные средства.

Невзирая на стремительный прогресс технологии изготовления, разработка национальных средств автоматизированной обработки данных отставала по требованиям к памяти и производительности, для решения вопросов в системах ВН. В то же время усложнялись и сами задачи автоматизированной обработки данных и управления, росли требования к качеству, надежности работы, безопасности использования.

В настоящее время перед нашей страной стоит важнейшая задача по интенсивному развитию информационно-вычислительной техники и средств обработки информации, производству соответствующего программного обеспечения.

С созданием БИС и СБИС схемы с огромным количеством логических элементов стали устанавливаться на одном кристалле. В МС с жесткой структурой проблема универсальности была решена путем программирования. Различные задачи стали решаться на одном микропроцессоре при изменении последовательности команд (программы).

С ростом уровня интеграции МС задачей разработки становится составление блоков из субблоков стандартного вида путем правильного их соединения. МС широкого применения изготавливаются по схемотехнологиям КМОП, ТТЛШ, ЭСЛ и других. Элементы КМОП имеют уникальные параметры (низкая затрачиваемая мощность при небольших частотах переключения, хорошая помехоустойчивость, большие допуски питающих напряжений, значительное быстродействие при малых емкостных нагрузках). Они преобладают в схемах БИС/СБИС [2].

Развитие измерительно-вычислительной техники в настоящий период решается поиском новых методов обработки и хранения информации, построением универсальных и специализированных вычислительных архитектур и систем на их основе, привлечением современных технологий. Для решения этой задачи наиболее востребованной является цифровая обработка сигналов (ЦОС) [3].

Из-за многократного увеличения объемов вычислений в реальном масштабе времени над огромными массивами данных, усложнением алгоритмов вычислений, появляются существенные противоречия между быстродействием, точностью, аппаратными затратами и отказоустойчивостью. Последнее в полной мере распространяется и на ВТ ВН. Особенно остро эти противоречия начинают ощущаться в последние годы, в условиях санкций, эпидемиологической обстановки, необходимости импортозамещения отечественных микросхем и элементной базы.

В настоящий период ЦОС используется при обработке изображений и измерительной информации, фильтрации и кодировании звуковых сигналов, спектрального анализа в радиотехнических системах и системах телекоммуникаций, защиты информации в вычислительных системах всех уровней [4].

Над сигналами, получаемыми от датчиков и передаваемыми по линиям связи, в специализированных компьютерных системах, производятся разнообразные операции и преобразования. Их разделяют на три группы: операции преобразований, логические операции, арифметические операции.

В первой группе операций производится преобразование информации в двоичные позиционные коды.

Вторая группа включает операции булевой алгебры: сравнения на равенство, инверсии, сравнения на больше (меньше) и др.

Третья группа включает операции сложения и вычитания, умножения, возведения в степень и деления (операции сложения и умножения встречаются чаще всего).

Однако цифровая обработка информации, несмотря на свои преимущества, имеет и недостатки, связанные, в первую очередь, с количеством элементов на ИС для решения специализированных вычислительных задач, а следовательно, такие ИС могут иметь сравнительно большой аппаратный объем и недостаточную для вычислений в режиме реального времени производительность.

Цель исследования – показать принципиально новый подход для уменьшения указанных недостатков с применением непозиционной формы представления информации в виде вероятностных отображений.

Используемые подходы и исходные требования

Анализ результатов проводимых исследований показывает, что применение непозиционных систем счисления при разработке методов, алгоритмов и устройств вычислительной техники для ЦОС в области развития параллельных вычислительных технологий приобретает особую актуальность. И вероятностная форма представления информации является наиболее перспективной.

С развитием ЭВМ и имитационных методов моделирования стал широко использоваться статистический метод испытаний, в котором присутствует связь между вероятностными характеристиками случайных процессов и величинами, являющимися решениями задач математического анализа [5].

Анализ эффективности обработки информации с использованием вероятностных вычислительных устройств

В настоящее время в связи с достижениями научно-технического прогресса при проектировании вычислительных систем военного назначения предъявляются требования [6, 7]:

- уменьшения на порядки времени реакции цифровых вычислительных машин для возможности управления в режиме реального времени;
- необходимости повышения пропускной способности и защищенности каналов связи, что выражается необходимостью внедрения но-

вых протоколов передачи данных, повышением помехозащищенности существующих и перспективных каналов передачи данных, криптографической стойкостью информации, передаваемой по закрытым каналам связи;

– необходимости увеличения времени автономной работы мобильных устройств;

– повышения надежности и стойкости к внешним воздействиям схемотехнических решений, блоков и элементов.

Как известно, основными достоинствами вероятностных вычислительных устройств, обрабатывающих информацию, представленную в непозиционной форме в виде вероятностных отображений, являются: простота схемных решений; высокая помехозащищенность; низкий, сравнительно с аналогичными цифровыми устройствами, аппаратный объем.

Рассмотрение «классического» арифметико-логического устройства (АЛУ) позволяет сделать вывод, что основой данного АЛУ служит сумматор, схема которого дополнена логикой, расширяющей ее функциональные возможности и выполняющей перестройки с одного типа операций на другие. Основным недостатком рассмотренной схемы является большой аппаратный объем, который, в свою очередь, ведет к увеличению энергопотребления и уменьшению надежности. Представленная схема аппаратно реализует только операции сложения и сдвига, остальные операции реализуются программно [8–11].

Стоит отметить, что вероятностная форма представления позволяет выполнять операции сложения, умножения, возведения в степень, вычитания, деления непосредственно, без применения дополнительных алгоритмов и механизмов, в отличие от «классического» цифрового представления двоичной информации, где все операции выполняются на основе операции сложения.

Наиболее просто в вероятностной схемотехнике реализуются операции сложения и умножения (возведения в целую степень) [12]. Рассмотрим вероятностный сумматор, для чего проведем аналогию с двоичным параллельным шестнадцатиразрядным сумматором. При использовании в качестве единицы измерения количества элементарных логических элементов его объем составит 181 элемент. Теперь наблюдаем, как же обстоит дело с вероятностной формой, для этого обратимся к выражению, описывающему данную операцию

$$\left(\sum_{q=1}^Q x_q \right)^* = \frac{1}{K} \sum_{q=1}^Q \sum_{j=1}^K y_{qj},$$

откуда следует, что вероятностный сумматор является логической схемой «ИЛИ» с устройством временной задержки.

Для сложения двух слагаемых, у которых второе взято с противоположным знаком, выполним операцию вычитания. Получаем выражение при равномерном распределении вспомогательных случайных сигналов:

$$x_1 - x_2 = \frac{1}{K} \sum_{j=1}^K (y_{1j} - y_{2j}).$$

Такую функцию достаточно просто реализовать на базе реверсивного счетчика, подавая на его суммирующий и вычитающий входы значения вероятностных отображений уменьшаемого и вычитаемого.

Используя $q = \overline{1, Q}$ вероятностно представленных сигналов, их конъюнкцию можно записать следующим образом:

$$\&y_{q_i} (t) = \left\{ \&y_{q_1}; \&y_{q_2}; \dots \&y_{q_j}; \dots \&y_{q_k} \right\}.$$

Иными словами, вычисление произведения в вероятностной форме сводится к нахождению математического ожидания (МО) логической функции конъюнкции. Принимая в качестве оценки МО среднее значение, окончательно получим

$$\left(\prod_{q=1}^Q x_q \right)^* = \frac{1}{K} \sum_{j=1}^K \&y_{q_j}.$$

Анализируя два последних выражения, приходим к выводу, что для вычисления Q вероятностно представленных сомножителей необходим один конъюнктор на Q входов.

Для определения целочисленной степенной функции вероятностного сигнала перепишем предыдущее выражение в виде

$$x^n = \frac{1}{K} \sum_{j=1}^K [y_j \&y_{(j+1)} \&y_{(j+2)} \dots \&y_{(j+n-1)}].$$

Данная реализация крайне проста, так как для ее реализации достаточно построить последовательную схему.

Сложнее обстоит ситуация с выполнением операции деления в вероятностной форме, так как обычным способом данная операция не может быть выполнена. Достижение поставленной задачи решается за счет замены данной операции умножением делимого на обращенное значение делителя. Так как в вероятностном обращении делителя X лежит зависимость

$$x^{-1} = \sum_{q=0}^m (1-x)^q,$$

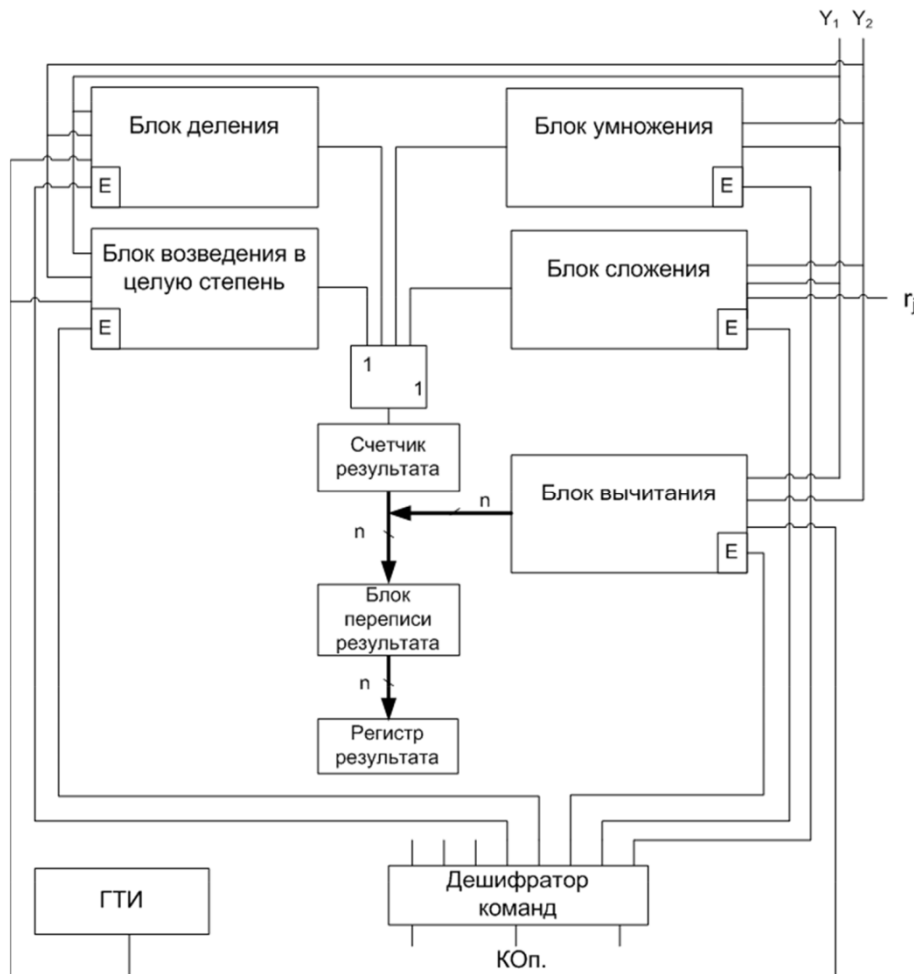
то выражение для частного станет

$$x_1 x_2^{-1} = \sum_{j=1}^K \sum_{q=0}^m y_{1j} (1 - y_{2j})^q.$$

Оценку разности $1 - y_{2j}$ получаем в виде инвертированного вероятностного отображения

y_{2j} . Последовательно выполнив операции инверсии, возведения в целую степень, умножения и сложения, получаем вероятностное обращение делителя.

Обобщенная функциональная схема вероятностного арифметического устройства представлена на рисунке [13].



Вероятностное арифметическое устройство
Probabilistic arithmetic device

В состав схемы входят генератор тактовых импульсов (для задающей и синхронизирующей функции), дешифратор на три входа, дизъюнктор на четыре входа, счетчик, блок переписи и регистр результата, блоки арифметических операций:

- блок умножения, включающий три конъюнктора на два входа;
- блок деления, в основе которого $m+2$ конъюнкторов на три входа, столько же конъюнкторов на два входа и однотактных D -тригг-

геров, а также дешифратор на $\log_2 m$ входов, дизъюнктор на $m+1$ входов и инвертор;

- блок вычитания, включающий реверсивный счетчик, два конъюнктора на два входа и однотактный D -триггер;
- блок сложения: дизъюнктор, два конъюнктора на три входа и однотактный D -триггер;
- блок возведения в целую степень, в составе $2m$ конъюнкторов на два входа, $m-1$ однотактных D -триггеров, дешифратор на $\log_2 m$ входов, дизъюнктор на $m+1$ входов.

Основным преимуществом применения непозиционного вероятностного представления информации при ЦОС является многократное уменьшение аппаратного объема вычислительных устройств, входящих в состав вероятностного арифметического устройства, так как:

– аппаратный объем вероятностного сумматора при сложении двух операндов составляет 13 базовых логических элементов, а параллельного 16-разрядного комбинационного сумматора – 181 элемент; количество логических элементов уменьшается в 14 раз;

– вероятностное множительное устройство при умножении двух двухбайтовых двоичных чисел реализовано на трех конъюнкторах, а в множительном устройстве число элементов булева базиса составляет около 700;

– возведение в квадрат в вероятностной форме основано на двух элементах, а с увеличением степени количество элементов будет 2^n ; получаем преимущество над цифровым устройством в 300 раз;

– аппаратный объем вероятностного делителя в сравнении с цифровым меньше примерно в 6 раз.

Таким образом, общий аппаратный объем предлагаемого устройства по сравнению с цифровым будет по расчетам меньше в 150 раз.

Выводы

Сегодня для развития компьютерной индустрии сохраняются такие направления [14]:

- создание новых устройств;
- создание новых архитектур;
- нетрадиционные типы вычислений.

Становится очевидным тот факт, что применение в вычислительных системах ВН непозиционной формы представления информации в виде вероятностных отображений позволит [15]:

1) значительно уменьшить аппаратный объем бортовых вычислительных устройств и тем самым:

– освободить корабельные помещения для установки иного необходимого оборудования либо для бытовых нужд;

– увеличить время автономной работы мобильных устройств;

– повысить надежность блоков, микросхем и элементов;

– уменьшить стоимость проектирования, производства и эксплуатации изделий;

2) повысить быстродействие при решении специфических вычислительных задач, получить возможность управления техническими средствами и вывода результатов вычислений в режиме реального времени;

3) повысить помехозащищенность каналов связи и повысить криптографическую стойкость информации, передаваемой по ним.

Библиографические ссылки

1. Вычислительная техника – история развития, этапы и таблица поколений. URL: <https://nauka.club/informatika/vychislitel'naya-tekhnika.html> (дата обращения 26.06.2021).

2. Сапожников Н. Е. Дискретная схемотехника // Севастополь: СКУЭИП, 2005. 250 с.

3. Лебедев Е. К., Галанина Н. А. Сравнительный анализ позиционной и непозиционной обработки информации сигнальными процессорами // Динамика нелинейных дискретных электротехнических и электронных систем : материалы V Всероссийской научной конференции. Чебоксары: Чувашский университет, 2003. С. 193–196.

4. Дзегеленок И. И., Оцокос Ш. А. Алгебраизация числовых представлений в обеспечении высокоточных суперкомпьютерных вычислений // Вестник МЭИ. 2010. № 3. С. 107–116. ISSN 1993-6982.

5. Сапожников Н. Е., Мусеев Д. В. Преимущество псевдовероятностного представления данных // Информационные технологии и информационная безопасность в науке, технике и образовании : материалы конференции. Севастополь : СевГУ, 2015. С. 13–14.

6. Мусеев Д. В., Мащенко Е. Н., Никитин В. В. Применение вероятностного представления и преобразования информации в системах управления беспилотными транспортными средствами // Морская стратегия и политика России в контексте обеспечения национальной безопасности и устойчивого развития в XXI веке : материалы конференции. Севастополь : ЧВВМУ, 2020. С. 253–258.

7. Skatkov A., Bryukhovetskiy A., Moiseev D., Litvinova R. Detecting changes simulation of the technological objects' information states // MATEC Web Conf. Vol. 224, 2018, no 02072, International Conference on Modern Trends in Manufacturing Technologies and Equipment (ICMTMTE 2018). URL: <https://doi.org/10.1051/mateconf/201822402072>.

8. Орлов С. А. Организация и проектирование цифровых управляющих микроЭВМ и микроВС. М. : Изд-во МО, 1985. 475 с.

9. Mark D. Hill, Alan Jay Smith. Evaluating Associativity in CPU Caches. Computer Sciences Technical Report, 1989, 37 p.

10. Hamacher C., Vranesic Z., Zaky S. Computer Organization. McGraw Hill, 2001, 832 p. ISBN-13 978-0-07-232086-2.

11. Lu M. Arithmetic and Logic in Computer Systems. John Wiley & Sons, 2004, 246 p. DOI: 10.1002/0471728519.

12. Мусеев Д. В., Шокин А. Г., Пахомова А. А., Михайлова О. С. Вероятностные вычислительные модели // Modern Science. 2021. № 5-2. С. 164–168. ISSN 2414-9918.

13. Сапожников Н. Е., Моисеев Д. В. Вероятностное представление информации : монография. Севастополь : ЧВВМУ им. П. С. Нахимова, 2018. 296 с.

14. Тенденции развития вычислительных узлов современных суперкомпьютеров / Е. О. Тютляева, И. О. Одинцов, А. А. Московский, Г. В. Мармузов // Вестник ЮУрГУ. 2019. Т. 8, № 3, С. 92-114. DOI: 10.14529/cmse190305.

15. Моисеев Д. В. Преимущества использования вероятностной формы представления информации в информационно-управляющих системах // Сборник трудов Международной научно-технической конференции молодых ученых. Белгород : БГТУ им. В. Г. Шухова, 2020. С. 3945–3953.

References

1. *Vychislitel'naja tehnika - istorija razvitiya, jetapy i tablica pokolenij* [Computer technology - the history of development, stages and a table of generations] (in Russ.). Available at: <https://nauka.club/informatika/vychislitelnaya-tehnika.html> (accessed 28.06.2021)

2. Sapozhnikov N.E. *Diskretnaja skhemotekhnika* [Discrete circuitry]. Sevastopol, Sevastopol'skij institut jadernoj jenerгии i promyshlennosti, 2005, 250 p. (in Russ.).

3. Lebedev E.K., Galanina N.A. *Sravnitel'nyj analiz pozicionnoj i nepozicionnoj obrabotki informacii signal'nymi processorami* [Comparative analysis of positional and non-positional information processing by signal processors]. *Materialy V Vserossijskoj nauchnoj konferencii «Dinamika nelinejnyh diskretnyh jelectrotehnicheskikh i jelectronnyh sistem»* [Proc. V All-Russian Scientific Conference "Dynamics of Nonlinear Discrete Electrical and Electronic Systems"]. Cheboksary: Chuvashskij universitet, 2003. – pp. 193–196. (in Russ.).

4. Dzegelenok I.I., Ocovok Sh.A. [Algebraization of numerical representations in providing high-precision supercomputer computing]. *Vestnik Moskovskogo jenergetičeskogo instituta*, 2010, no. 3, pp. 107-116. ISSN: 1993-6982. (in Russ.).

5. Sapozhnikov N.E., Moiseev D.V. *Preimushhestva psevdoverojatnostnogo predstavlenija dannyh* [Advantages of pseudo-probabilistic data representation] *Materialy konferencii «Informacionnye tehnologii i informacionnaja bezopasnost' v nauke, tehnike i obrazovanii»* [Proc. Conference "Information technologies and information security in science, technology and education"]. Sevastopol: Sevastopol State University, 2015, pp. 13-14. (in Russ.).

6. Moiseev D.V., Mashhenko E.N., Nikishin V.V. *Primenenie verojatnostnogo predstavlenija i preobrazovanija informacii v sistemah upravlenija bespilotnymi transportnymi sredstvami* [Application of probabilistic representation and transformation of information in con-

trol systems of unmanned vehicles] *Materialy konferencii «Morskaja strategija i politika Rossii v kontekste obezpečenija nacional'noj bezopasnosti i ustojchivogo razvitiya v XXI veke»* [Proc. Conference "Russia's maritime strategy and policy in the context of ensuring national security and sustainable development in the 21st century"]. Sevastopol: The Black Sea Nakhimov Higher Naval School, 2020, pp. 253-258. (in Russ.).

7. A. Skatkov, A. Bryukhovetskiy, D. Moiseev, R. Litvinova. Detecting changes simulation of the technological objects' information states / MATEC Web Conf. Vol. 224, 2018, no 02072, International Conference on Modern Trends in Manufacturing Technologies and Equipment (ICMTMTE 2018) <https://doi.org/10.1051/matec-conf/201822402072>.

8. Orlov S.A. *Organizacija i proektirovanie cifrovyyh upravljajushhih mikroJeVM i mikroVS* [Organization and design of digital control microcomputers and microROVs]. Moscow, Publishing House of the Ministry of Defense, 1985, 475 p. (in Russ.).

9. Mark D. Hill, Alan Jay Smith. Evaluating Associativity in CPU Caches. *Computer Sciences Technical Report*, 1989, 37 p.

10. C. Hamacher, Z. Vranesic, S. Zaky. Computer Organization. *McGraw Hill*, 2001, 832 p. ISBN-13 978-0-07-232086-2.

11. Lu M. Arithmetic and Logic in Computer Systems. *John Wiley & Sons*, 2004, 246 p. DOI:10.1002/0471728519.

12. Moiseev D.V., Shokin A.G., Pahomova A.A., Mihajlova O.S. [Probabilistic computational models] *Russian Journal Modern Science*, 2021, no 5-2, pp. 164-168. ISSN: 2414-9918. (in Russ.).

13. Sapozhnikov N. E., Moiseev D. V. *Verojatnostnoe predstavlenie informacii. Monografija* [Probabilistic presentation of information. Monograph]. Sevastopol: The Black Sea Nakhimov Higher Naval School, 2018, 296 p. (in Russ.).

14. Tjutljaeva E.O., Odincov I.O., Moskovskij A.A., Marmuzov G.V. [Trends in the development of computing nodes of modern supercomputers]. *Vestnik JuUrGU*, 2019, vol. 8, no. 3, pp. 92-114 (in Russ.). DOI: 10.14529/cmse190305.

15. Moiseev D.V. *Preimushhestva ispol'zovanija verojatnostnoj formy predstavlenija informacii v informacionno-upravljajushhih sistemah* [Advantages of using a probabilistic form of information presentation in information management systems]. *Sbornik trudov Mezhdunarodnoj nauchno-tehnicheskoy konferencii molodyh uchenyh* [Proc. of the International Scientific and Technical Conference of Young Scientists]. Belgorod, Belgorodskij gosudarstvennyj tehnologičeskij universitet im. V.G. Shuhova. 2020, pp. 3945-3953. (in Russ.).

* * *

About Possibilities of the Probabilistic Form of Information Representation in Military Computing Devices

N. E. Sapozhnikov, DSc in Engineering, Professor, The Black Sea Nahimov Higher Naval School, Sevastopol, Russia

A. S. Zakharov, Adjunct, The Black Sea Nahimov Higher Naval School, Sevastopol, Russia

At present, digital signal processing involves enormous amounts of computations with large-bit arrays, which are carried out in real time.

In connection with the need to solve more and more complex problems, constantly growing requirements are imposed on the main parameters of digital processors (speed, reliability, power consumption, etc.), which determine the computing capabilities of systems with digital signal processing. In turn, the rapid development of microelectronics, its successes make it possible to create more and more high-performance computing systems, which makes it possible to solve more and more complex problems, including in the military sphere.

The production of the latest information technology means is a technological task that can be solved exclusively by economically developed countries. Bringing domestic microelectronics to the current world level requires significant investments. Therefore, the study and research of discrete nodes and devices is of the direct practical importance.

When developing promising computers, new technological approaches should be applied: minimizing power consumption, maintaining modularity and high computational density within a single node, creating high-speed data transmission with the lowest delays, creating an efficient storage system, and choosing the best types of memory.

One of such possible approaches is the use of a non-positional form of information presentation in computing systems for national and military purposes. This gives a number of advantages, the main ones of which are: a decrease (by orders of magnitude) in the hardware volume of computing devices, an increase in the speed of calculations, an increase in the noise immunity of communication channels.

To use the above method, it is proposed to include a probabilistic arithmetic device in the information processing device that performs basic arithmetic operations (addition, multiplication, exponentiation, subtraction, division), which are performed without the use of additional algorithms and mechanisms, in contrast to "classical" digital representation of binary information, where all operations are performed on the basis of the addition operation.

Keywords: probabilistic representation, hardware volume, numerical device, probabilistic calculator.

Получено: 29.07.2021